

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 10-126004

(43)Date of publication of application : 15.05.1998

(51)Int.Cl.

H01S 3/18

H01L 33/00

(21)Application number : 08-283422

(71)Applicant : RICOH CO LTD

(22)Date of filing : 04.10.1996

(72)Inventor : SATO SHUNICHI

(30)Priority

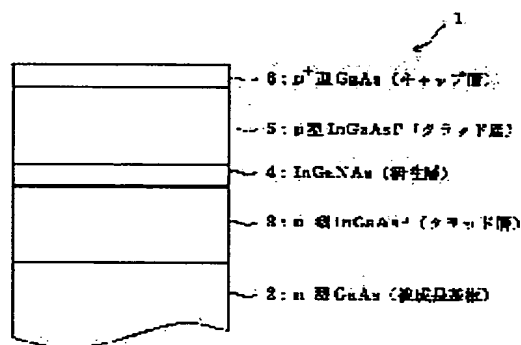
Priority number : 08244244 Priority date : 27.08.1996 Priority country : JP

(54) SEMICONDUCTOR LIGHT EMITTING DEVICE AND ITS MANUFACTURING METHOD

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a long-life and high luminous-efficiency semiconductor light emitting device which can be manufactured at a low growth temperature suitable for mixed crystal semiconductor including N, and its manufacturing method.

SOLUTION: A semiconductor light emitting device 1 is fabricated by sequentially layering a clad layer 3 lattice-matched to a growth substrate 2 as an n-type GaAs layer and formed with an n-type InGaAsP layer having band-gap energy of 1.53eV, an active layer (light emitting layer) 4 as a GaIn_{1-a}NbAs_{1-b} (0<b<c) layer which is the mixed crystal semiconductor including N, a clad layer 5 formed with a p-type InGaAsP layer, and a cap layer 6 formed with a p-type GaAs layer, on the growth substrate 2. The clad layers 3 and 5 is contact with the light emitting layer 4 do not include Al, which reduces occurrence of a non light-emission recombination center as a factor of deterioration, which may occur on the growth surface of a layer including Al by absorption of oxygen in a manufacturing device and a material container into the surface of the growth substrate 2, even at the low growth temperature suitable for the mixed crystal including N. Thus, the long-life and high luminous-efficiency N-V group mixed crystal semiconductor light emitting device 1 can be easily manufactured.



LEGAL STATUS

[Date of request for examination]

01.10.2003

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平10-126004

(43) 公開日 平成10年(1998) 5月15日

(51) Int.Cl.⁶

識別記号

F I

H 0 1 S 3/18

H 0 1 S 3/18

H 0 1 L 33/00

H 0 1 L 33/00

C

審査請求 未請求 請求項の数10 F D (全 16 頁)

(21) 出願番号 特願平8-283422

(22) 出願日 平成8年(1996)10月4日

(31) 優先権主張番号 特願平8-244244

(32) 優先日 平8(1996)8月27日

(33) 優先権主張国 日本 (J P)

(71) 出願人 000006747

株式会社リコー

東京都大田区中馬込1丁目3番6号

(72) 発明者 佐藤 俊一

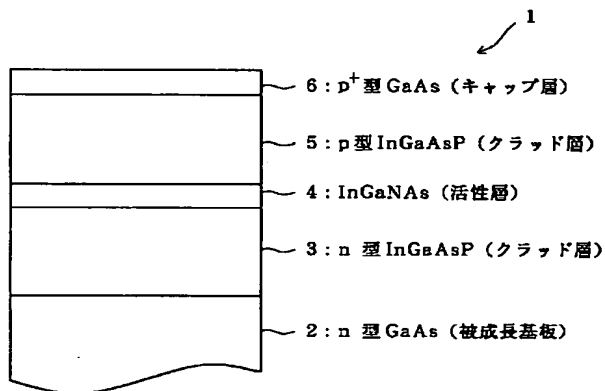
東京都大田区中馬込1丁目3番6号 株式会社リコー内

(54) 【発明の名称】 半導体発光素子及び半導体発光素子の製造方法

(57) 【要約】

【課題】 本発明はNを含む混晶半導体に適した低い成長温度で製造できる発光効率が高く、寿命の長い半導体発光素子及びその製造方法を提供する。

【解決手段】 半導体発光素子1は、n型GaAs層である被成長基板2上に、被成長基板2に格子整合しバンドギャップエネルギーが1.53eVであるn型InGaAsP層で形成されたクラッド層3、Nを含む混晶半導体であるGa_aIn_{1-a}NbAs_{1-b} (0<b<1)層である活性層(発光層)4、p型InGaAsP層で形成されたクラッド層5及びp⁺型GaAs層で形成されたキャップ層6が順次積層されている。発光層4と接するクラッド層3、5がAlを含んでいないので、Nを含む混晶半導体に適した低い成長温度でも、Alを含んだ層の成長表面に形成されやすい製造装置内及び原料ボンベ内の酸素が被成長基板2の表面に取り込まれて発生する劣化の起源となる非発光再結合センターを低減でき、高発光効率で寿命の長いN系V族混晶半導体発光素子1を容易に製造できる。



【特許請求の範囲】

【請求項1】 発光層とクラッド層、発光層とガイド層とクラッド層、あるいは、発光層とバリア層とガイド層とクラッド層が積層された積層構造からなる半導体発光素子において、前記発光層は、Nを含む混晶半導体 $Ga_aIn_{1-a}NbAs_cP_{1-b-c}$ ($0 \leq a \leq 1$ 、 $0 < b < 1$ 、 $0 \leq c < 1$) 層で形成され、前記発光層と直接接する前記クラッド層、前記ガイド層あるいは前記バリア層は、Alを含まない半導体層で形成されていることを特徴とする半導体発光素子。

【請求項2】 発光層とクラッド層、発光層とガイド層とクラッド層、あるいは、発光層とバリア層とガイド層とクラッド層が積層された積層構造からなり、GaAs基板上に形成される半導体発光素子において、前記発光層は、Nを含む混晶半導体 $Ga_aIn_{1-a}NbAs_cP_{1-b-c}$ ($0 \leq a \leq 1$ 、 $0 < b < 1$ 、 $0 \leq c < 1$) 層で形成され、前記発光層と直接接する前記クラッド層、前記ガイド層あるいは前記バリア層は、該発光層よりもバンドギャップエネルギーの大きい $Ga_dIn_{1-d}NeAs_fP_{1-e-f}$ ($0 \leq d \leq 1$ 、 $0 \leq e < 1$ 、 $0 \leq f < 1$) 層で形成されていることを特徴とする半導体発光素子。

【請求項3】 前記発光層は、 $Ga_aIn_{1-a}NbAs_cP_{1-b-c}$ ($0 \leq a \leq 1$ 、 $0 < b < 1$ 、 $0 \leq c < 1$) 層で形成され、前記バリア層及び前記ガイド層は、 $Ga_dIn_{1-d}NeAs_fP_{1-e-f}$ ($0 \leq d \leq 1$ 、 $0 \leq e < 1$ 、 $0 \leq f < 1$) 層で形成され、前記クラッド層は、前記バリア層及び前記ガイド層よりもバンドギャップエネルギーの大きい $Ga_vIn_{1-v}As_wP_{1-w}$ ($0 < v \leq 1$ 、 $0 \leq w \leq 1$) 層で形成されていることを特徴とする請求項2記載の半導体発光素子。

【請求項4】 前記発光層は、 $Ga_aIn_{1-a}NbAs_cP_{1-b-c}$ ($0 \leq a \leq 1$ 、 $0 < b < 1$ 、 $0 \leq c < 1$) 層で形成され、前記バリア層は、 $Ga_dIn_{1-d}NeAs_fP_{1-e-f}$ ($0 \leq d \leq 1$ 、 $0 \leq e < 1$ 、 $0 \leq f < 1$) 層で形成され、前記ガイド層は、前記発光層よりもバンドギャップエネルギーの大きい $Ga_xIn_{1-x}As_yP_{1-y}$ ($0 < x \leq 1$ 、 $0 \leq y \leq 1$) 層で形成され、前記クラッド層は、前記バリア層及び前記ガイド層よりもバンドギャップエネルギーの大きい $Al_uGa_{1-u}As$ ($0 < u \leq 1$) 層で形成されていることを特徴とする請求項2記載の半導体発光素子。

【請求項5】 前記発光層は、 $Ga_aIn_{1-a}NbAs_cP_{1-b-c}$ ($0 \leq a \leq 1$ 、 $0 < b < 1$ 、 $0 \leq c < 1$) 層で形成され、前記バリア層は、 $Ga_dIn_{1-d}NeAs_fP_{1-e-f}$ ($0 \leq d \leq 1$ 、 $0 \leq e < 1$ 、 $0 \leq f < 1$) 層で形成され、前記ガイド層は、前記発光層よりもバンドギャップエネルギーの大きい $Ga_xIn_{1-x}As_yP_{1-y}$ ($0 < x \leq 1$ 、 $0 \leq y \leq 1$) 層で形成され、前記クラッド層は、前記バリア層及び前記ガイド層よりもバンドギャップエネルギーの大きい $In_sGa_tAl_{1-s-t}P$ ($0 < s$

< 1 、 $0 \leq t < 1$) 層で形成されていることを特徴とする請求項2記載の半導体発光素子。

【請求項6】 前記 $Ga_aIn_{1-a}NbAs_cP_{1-b-c}$ ($0 \leq a \leq 1$ 、 $0 < b < 1$ 、 $0 \leq c < 1$) 層で形成された前記発光層は、ミスフィット転位の発生する臨界歪量以内の格子歪を有していることを特徴とする請求項1から請求項5のいずれかに記載の半導体発光素子。

【請求項7】 前記 $Ga_aIn_{1-a}NbAs_cP_{1-b-c}$ ($0 \leq a \leq 1$ 、 $0 < b < 1$ 、 $0 \leq c < 1$) 層で形成された前記発光層は、ミスフィット転位の発生する臨界歪量以内の圧縮格子歪を有し、 $Ga_dIn_{1-d}NeAs_fP_{1-e-f}$ ($0 \leq d \leq 1$ 、 $0 \leq e < 1$ 、 $0 \leq f < 1$) 層で形成された前記バリア層は、ミスフィット転位の発生する臨界歪量以内の引っ張り格子歪を有していることを特徴とする請求項1から請求項5のいずれかに記載の半導体発光素子。

【請求項8】 前記 $Ga_aIn_{1-a}NbAs_cP_{1-b-c}$ ($0 \leq a \leq 1$ 、 $0 < b < 1$ 、 $0 \leq c < 1$) 層で形成された前記発光層は、ミスフィット転位の発生する臨界歪量以内の圧縮格子歪を有していることを特徴とする請求項1から請求項5のいずれかに記載の半導体発光素子。

【請求項9】 前記発光層は、Nを含む混晶半導体である $Ga_aIn_{1-a}NbAs_{1-b}$ ($0 < b < 1$) 層で形成され、該発光層のIn組成 ($1-a$) が、11%より大きく、格子定数が、GaAs基板より大きく、発光波長が、1.3 μm 帯であることを特徴とする請求項2から請求項8のいずれかに記載の半導体発光素子。

【請求項10】 前記請求項1から請求項9記載の半導体発光素子の製造方法であって、前記Nを含んだ $Ga_dIn_{1-d}NeAs_fP_{1-e-f}$ ($0 \leq d \leq 1$ 、 $0 \leq e < 1$ 、 $0 \leq f < 1$) 層からなる前記クラッド層、前記ガイド層あるいは前記バリア層を、P原料供給の有無あるいはP原料の供給量の増減により、そのP組成が前記発光層のP組成よりも大きい層に形成することを特徴とする半導体発光素子の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、半導体発光素子及び半導体発光素子の製造方法に関し、詳細には、半導体レーザーや発光ダイオード等に用いる半導体発光素子及びその半導体発光素子の製造方法に関する。

【0002】

【従来の技術】 1.3 μm 帯、1.5 μm 帯の半導体レーザーの材料としては、従来、 $InGaAsP/InP$ 系の材料が用いられている。また、光加入者システムを普及させるためには、低コスト化が要望されており、半導体レーザーの温度特性を改善して、電子冷却素子等を使用せずに、かつ、注入電流を制御してパワーが一定に

なるように制御するAPC（オートパワーコントロール）フリーのシステムの実現が研究されている。ところが、InGaAsP/InP系の材料は、材料的に伝導帯のバンド不連続をあまり大きくできないため、キャリアがオーバーフローしやすく、また、その温度依存性が大きいので、その実現が困難であった。

【0003】最近、新規半導体材料として、V族にNを含んだN系混晶半導体材料の研究が行われており、例えば、特開平6-334168号公報には、Si基板上にIII-V族混晶半導体素子を作成する手段として格子整合系材料であるN系混晶半導体をエピタキシャル成長させる技術が記載されている。この公報では、Si基板に格子整合するGa_{0.03}P_{0.97}クラッド層、GaNPとGaNA_sの歪超格子活性層を用いた半導体レーザーやフォトダイオードが提案されている。

【0004】この技術を用いると、Si基板上にIII-V族混晶半導体素子をミスフィット転位を発生させることなくエピタキシャル成長させることが可能となり、Si電子素子とのモノリシック化も可能性がある。

【0005】また、GaAs、InP及びGaP基板と格子整合可能なInGaNA_s、AlGaNA_s、GaNA_s等の混晶半導体の例も特開平6-037355公報に記載されている。

【0006】従来、GaAs基板に格子整合するIII-V族半導体の中で、GaAsよりもバンドギャップエネルギーが小さい材料は、存在しなかった。ところが、例えば、InGaNA_sは、GaAs基板に格子整合可能であり、しかも少ないN組成では、GaAsよりもバンドギャップエネルギーが小さい材料が得られ、従来GaAs基板上には形成が困難であったGaAsの発光波長より長波長（1.3μm帯など）の発光素子が形成可能であることが分かってきた。

【0007】しかしながら、InGaNA_sは、GaAsの発光波長よりも長波長の発光素子を形成可能であるが、組成と発光波長の関係等、その物性については、ほとんど報告されていない。

【0008】ただ、積層構造については、Abstracts of the 1995 International Conference on Solid State Devices and Materials 予稿集（p1016～p1018）に示されている。これによると、InGaNA_s活性層に対してバンドギャップエネルギーの大きいAlGaAsをクラッド層とする提案が示されている。この予稿集の中で、InGaNA_s活性層とAlGaAsクラッド層は、直接接した構造となっている。この材料系では、伝導帯のバンド不連続が大きいので、注入キャリアをInGaNA_s活性層に効率よく閉じ込めることができ、従来のInGaAsP/InP系材料の長波長レーザーの欠点であった悪い温度特性を著しく改善することができ、また、高出力（ハイパワー）も可能となった。

【0009】

【発明が解決しようとする課題】しかしながら、III-V族半導体においては、InGaAsは、成長温度が高いと、Nが基板表面から離脱しやすく、N組成の大きい膜を形成しにくいので、低温成長（例えば、680℃以下）する必要があるのに対して、逆に、AlGaAsは、Alが活性であるので、低温成長では、素子特性に悪影響を及ぼすO（酸素）不純物が膜中に取り込まれやすく、高温（例えば、750℃以上）で成長することが望ましい。

【0010】すなわち、InGaNA_s活性層とAlGaAsクラッド層が直接接した構造を成長させようとすると、下部のAlGaAsクラッド層の成長後に、InGaNA_sを成長させるために基板の温度を下げたとき、AlGaAs表面に製造装置内及び原料ボンベ内のO（酸素）が取り込まれ、発光効率や素子寿命に悪影響を及ぼすことが分かった。

【0011】そこで、InGaNA_s活性層の成長温度を高くすると、N組成が低下し、必要なN組成が得られなくなる場合が生じるという問題点があった。これは、V族にNを含んだN系混晶半導体材料特有の問題である。

【0012】そこで、請求項1記載の発明は、V族にNを含んだN系混晶半導体材料を活性層とした半導体発光素子において、発光層を、Nを含む混晶半導体Ga_aIn_{1-a}N_bAs_cP_{1-b-c}（0≤a≤1、0<b<1、0≤c<1）層で形成し、発光層と直接接するクラッド層、ガイド層あるいはバリア層を、Alを含まない半導体層で形成することにより、Nを含む混晶半導体に適した低い成長温度においても、Alを含んだ層の成長表面に製造装置内や原料ボンベ内のO（酸素）が取り込まれて素子の劣化の起源となる非発光再結合センターを低減させ、発光効率が高く、寿命の長い半導体発光素子を提供することを目的としている。

【0013】請求項2記載の発明は、V族にNを含んだN系混晶半導体材料を活性層としGaAs基板上に形成される半導体発光素子において、発光層を、Nを含む混晶半導体Ga_aIn_{1-a}N_bAs_cP_{1-b-c}（0≤a≤1、0<b<1、0≤c<1）層で形成し、発光層と直接接するクラッド層、ガイド層あるいはバリア層を、発光層よりもバンドギャップエネルギーの大きいGa_dIn_{1-d}NeAs_fP_{1-e-f}（0≤d≤1、0≤e<1、0≤f<1）層で形成することにより、GaAs基板上にAlを含まない系でヘテロ構造を作製し、発光効率が高く、寿命の長い半導体発光素子を提供することを目的としている。

【0014】請求項3記載の発明は、発光層を、Ga_aIn_{1-a}N_bAs_cP_{1-b-c}（0≤a≤1、0<b<1、0≤c<1）層で形成し、バリア層及びガイド層を、Ga_dIn_{1-d}NeAs_fP_{1-e-f}（0≤d≤1、0≤e<

1、 $0 \leq f < 1$) 層で形成し、クラッド層を、バリア層及びガイド層よりもバンドギャップエネルギーの大きい $\text{Ga}_{1-v}\text{In}_v\text{As}_w\text{P}_{1-w}$ ($0 < v \leq 1$, $0 \leq w \leq 1$) 層で形成することにより、Al を含まない系で多重量子井戸を用いた素子を形成し、 GaInNAsP 層と接する層を Al を含まない層、すなわち、活性領域(発光層と発光層に接する層)に活性な Al を含まない層で形成して、発光効率が高く、寿命の長い半導体発光素子を提供することを目的としている。

【0015】請求項4記載の発明は、発光層を、 $\text{Ga}_{1-a}\text{In}_a\text{NbAs}_c\text{P}_{1-b-c}$ ($0 \leq a \leq 1$, $0 < b < 1$, $0 \leq c < 1$) 層で形成し、バリア層を、 $\text{Ga}_{1-d}\text{In}_d\text{NeAs}_f\text{P}_{1-e-f}$ ($0 \leq d \leq 1$, $0 \leq e < 1$, $0 \leq f < 1$) 層で形成し、ガイド層を、発光層よりもバンドギャップエネルギーの大きい $\text{Ga}_{1-x}\text{In}_x\text{As}_y\text{P}_{1-y}$ ($0 < x \leq 1$, $0 \leq y \leq 1$) 層で形成し、クラッド層を、バリア層及びガイド層よりもバンドギャップエネルギーの大きい $\text{Al}_u\text{Ga}_{1-u}\text{As}$ ($0 < u \leq 1$) 層で形成することにより、 GaInNAsP 層と接する層を、Al を含まない層、すなわち、活性領域(発光層と発光層に接する層)に活性な Al を含んでいない層とし、発光効率が高く、寿命の長い半導体発光素子を提供するとともに、キャリアと光の閉じ込め効率が良好で、閾電流密度が低く、発光効率の高い半導体発光素子を提供し、かつ、熱抵抗率の小さい AlGaAs をクラッド層に用いることにより、素子動作時の活性領域の温度上昇を抑制して、発光効率の低下等の特性の悪化をさらに低減することのできる半導体発光素子を提供することを目的としている。

【0016】請求項5記載の発明は、発光層を、 $\text{Ga}_{1-a}\text{In}_a\text{NbAs}_c\text{P}_{1-b-c}$ ($0 \leq a \leq 1$, $0 < b < 1$, $0 \leq c < 1$) 層で形成し、バリア層を、 $\text{Ga}_{1-d}\text{In}_d\text{NeAs}_f\text{P}_{1-e-f}$ ($0 \leq d \leq 1$, $0 \leq e < 1$, $0 \leq f < 1$) 層で形成し、ガイド層を、発光層よりもバンドギャップエネルギーの大きい $\text{Ga}_{1-x}\text{In}_x\text{As}_y\text{P}_{1-y}$ ($0 < x \leq 1$, $0 \leq y \leq 1$) 層で形成し、クラッド層を、バリア層及びガイド層よりもバンドギャップエネルギーの大きい $\text{In}_s\text{Ga}_{1-s}\text{Al}_{1-t}\text{P}$ ($0 < s < 1$, $0 \leq t < 1$) 層で形成することにより、 GaInNAsP 層と接する層を、Al を含まない層、すなわち、活性領域(発光層と発光層に接する層)に活性な Al を含んでいない層とし、発光効率が高く、寿命の長い半導体発光素子を提供するとともに、キャリアと光の閉じ込め効率が良好で、閾電流密度が低く、発光効率の高い半導体発光素子を提供し、かつ、 AlGaAs 系は、わずかに GaAs 基板に対し格子定数がずれるが、 InGaAlP 系を用いることで、完全に格子整合させることのできる半導体発光素子を提供することを目的としている。

【0017】請求項6記載の発明は、発光層が、ミスフィット転位の発生する臨界歪量以内の格子歪を有してい

るものとするることにより、N組成を小さくして、作製が容易で、かつ、N組成の増加に伴う結晶性の低下を抑制して、発光効率の良好な半導体発光素子を提供することを目的としている。

【0018】請求項7記載の発明は、発光層が、ミスフィット転位の発生する臨界歪量以内の圧縮格子歪を有し、バリア層が、ミスフィット転位の発生する臨界歪量以内の引っ張り格子歪を有しているものとするることにより、 AlGaAs をバリア層とした場合にはできなかった歪補償型の量子井戸素子とし、井戸層(発光層)の歪を補償して、適正な歪量を持つ組成に制御し、井戸層の組成の自由度を大きくしたり、井戸層の数を多くして、発光効率が高く、寿命の長い製造が容易な半導体発光素子を提供することを目的としている。

【0019】請求項8記載の発明は、発光層が、ミスフィット転位の発生する臨界歪量以内の引っ張り格子歪を有し、バリア層が、ミスフィット転位の発生する臨界歪量以内の圧縮格子歪を有しているものとするることにより、 AlGaAs をバリア層とした場合にはできなかった歪補償型の量子井戸素子として、井戸層(発光層)の歪を補償して、適正な歪量を持つ組成に制御し、井戸層の組成の自由度を大きくしたり、井戸層の数を多くして、発光効率が高く、寿命の長い、製造が容易な半導体発光素子を提供することを目的としている。

【0020】請求項9記載の発明は、発光層を、Nを含む混晶半導体である $\text{Ga}_{1-a}\text{In}_a\text{NbAs}_{1-b}$ ($0 < b < 1$) 層で形成し、該発光層の In 組成 ($1-a$) が、11%より大きく、格子定数が、 GaAs 基板より大きく、発光波長が、 $1.3 \mu\text{m}$ 帯であるものとするることにより、格子整合系に比較してN組成を小さくしても一定波長を形成でき、再生が容易であるとともに、N組成増加に伴う結晶性の低下を抑制して、発光効率を向上させることができ、光ファイバー通信用光源に適用することのできる半導体発光素子を提供することを目的としている。

【0021】請求項10記載の発明は、Nを含んだ $\text{Ga}_{1-d}\text{In}_d\text{NeAs}_f\text{P}_{1-e-f}$ ($0 \leq d \leq 1$, $0 \leq e < 1$, $0 \leq f < 1$) 層からなるクラッド層、ガイド層あるいはバリア層を、P原料供給の有無あるいはP原料の供給量の増減して、そのP組成が発光層のP組成よりも大きい層に形成することにより、他のV族原料に比べて一般に供給量の多いNの原料を発光層とバリア層の成長時に供給したり、供給を止めたりする必要がなくなり、例えば、気相成長のような場合には、ガスの流れの乱れが抑えられ、界面の制御を容易に行うことができ、発光効率が高く、寿命の長い半導体発光素子を容易に製造することのできる半導体発光素子の製造方法を提供することを目的としている。

【0022】

【課題を解決するための手段】請求項1記載の発明の半

導体発光素子は、発光層とクラッド層、発光層とガイド層とクラッド層、あるいは、発光層とバリア層とガイド層とクラッド層が積層された積層構造からなる半導体発光素子において、前記発光層は、Nを含む混晶半導体 $Ga_aIn_{1-a}NbAs_cP_{1-b-c}$ ($0 \leq a \leq 1$, $0 < b < 1$, $0 \leq c < 1$) 層で形成され、前記発光層と直接接する前記クラッド層、前記ガイド層あるいは前記バリア層は、Alを含まない半導体層で形成されていることにより、上記目的を達成している。

【0023】上記構成によれば、V族にNを含んだN系混晶半導体材料を活性層とした半導体発光素子において、発光層を、Nを含む混晶半導体 $Ga_aIn_{1-a}NbAs_cP_{1-b-c}$ ($0 \leq a \leq 1$, $0 < b < 1$, $0 \leq c < 1$) 層で形成し、発光層と直接接するクラッド層、ガイド層あるいはバリア層を、Alを含まない半導体層で形成しているので、Nを含む混晶半導体に適した低い成長温度においても、Alを含んだ層の成長表面に製造装置内や原料ボンベ内のO(酸素)が取り込まれて素子の劣化の起源となる非発光再結合センターを低減させることができ、半導体発光素子を発光効率が高く、寿命の長いものとすることができる。

【0024】請求項2記載の発明の半導体発光素子は、発光層とクラッド層、発光層とガイド層とクラッド層、あるいは、発光層とバリア層とガイド層とクラッド層が積層された積層構造からなり、GaAs基板上に形成される半導体発光素子において、前記発光層は、Nを含む混晶半導体 $Ga_aIn_{1-a}NbAs_cP_{1-b-c}$ ($0 \leq a \leq 1$, $0 < b < 1$, $0 \leq c < 1$) 層で形成され、前記発光層と直接接する前記クラッド層、前記ガイド層あるいは前記バリア層は、該発光層よりもバンドギャップエネルギーの大きい $Ga_dIn_{1-d}NeAs_fP_{1-e-f}$ ($0 \leq d \leq 1$, $0 \leq e < 1$, $0 \leq f < 1$) 層で形成されていることにより、上記目的を達成している。

【0025】上記構成によれば、V族にNを含んだN系混晶半導体材料を活性層としGaAs基板上に形成される半導体発光素子において、発光層を、Nを含む混晶半導体 $Ga_aIn_{1-a}NbAs_cP_{1-b-c}$ ($0 \leq a \leq 1$, $0 < b < 1$, $0 \leq c < 1$) 層で形成し、発光層と直接接するクラッド層、ガイド層あるいはバリア層を、発光層よりもバンドギャップエネルギーの大きい $Ga_dIn_{1-d}NeAs_fP_{1-e-f}$ ($0 \leq d \leq 1$, $0 \leq e < 1$, $0 \leq f < 1$) 層で形成しているので、GaAs基板上にAlを含まない系でヘテロ構造を作製することができ、半導体発光素子を発光効率が高く、寿命の長いものとするができる。

【0026】請求項3記載の発明の半導体発光素子は、前記発光層は、 $Ga_aIn_{1-a}NbAs_cP_{1-b-c}$ ($0 \leq a \leq 1$, $0 < b < 1$, $0 \leq c < 1$) 層で形成され、前記バリア層及び前記ガイド層は、 $Ga_dIn_{1-d}NeAs_fP_{1-e-f}$ ($0 \leq d \leq 1$, $0 \leq e < 1$, $0 \leq f < 1$) 層で形

成され、前記クラッド層は、前記バリア層及び前記ガイド層よりもバンドギャップエネルギーの大きい $Ga_vIn_{1-v}As_wP_{1-w}$ ($0 < v \leq 1$, $0 \leq w \leq 1$) 層で形成されていることにより、上記目的を達成している。

【0027】上記構成によれば、発光層を、 $Ga_aIn_{1-a}NbAs_cP_{1-b-c}$ ($0 \leq a \leq 1$, $0 < b < 1$, $0 \leq c < 1$) 層で形成し、バリア層及びガイド層を、 $Ga_dIn_{1-d}NeAs_fP_{1-e-f}$ ($0 \leq d \leq 1$, $0 \leq e < 1$, $0 \leq f < 1$) 層で形成し、クラッド層を、バリア層及びガイド層よりもバンドギャップエネルギーの大きい $Ga_vIn_{1-v}As_wP_{1-w}$ ($0 < v \leq 1$, $0 \leq w \leq 1$) 層で形成しているので、Alを含まない系で多重量子井戸を用いた素子を形成することができ、 $GaInNAsP$ 層と接する層をAlを含まない層、すなわち、活性領域(発光層と発光層に接する層)に活性なAlを含まない層で形成することができる。したがって、半導体発光素子を発光効率が高く、寿命の長いものとすることができる。

【0028】請求項4記載の発明の半導体発光素子は、前記発光層は、 $Ga_aIn_{1-a}NbAs_cP_{1-b-c}$ ($0 \leq a \leq 1$, $0 < b < 1$, $0 \leq c < 1$) 層で形成され、前記バリア層は、 $Ga_dIn_{1-d}NeAs_fP_{1-e-f}$ ($0 \leq d \leq 1$, $0 \leq e < 1$, $0 \leq f < 1$) 層で形成され、前記ガイド層は、前記発光層よりもバンドギャップエネルギーの大きい $Ga_xIn_{1-x}As_yP_{1-y}$ ($0 < x \leq 1$, $0 \leq y \leq 1$) 層で形成され、前記クラッド層は、前記バリア層及び前記ガイド層よりもバンドギャップエネルギーの大きい $Al_uGa_{1-u}As$ ($0 < u \leq 1$) 層で形成されていることにより、上記目的を達成している。

【0029】上記構成によれば、発光層を、 $Ga_aIn_{1-a}NbAs_cP_{1-b-c}$ ($0 \leq a \leq 1$, $0 < b < 1$, $0 \leq c < 1$) 層で形成し、バリア層を、 $Ga_dIn_{1-d}NeAs_fP_{1-e-f}$ ($0 \leq d \leq 1$, $0 \leq e < 1$, $0 \leq f < 1$) 層で形成し、ガイド層を、発光層よりもバンドギャップエネルギーの大きい $Ga_xIn_{1-x}As_yP_{1-y}$ ($0 < x \leq 1$, $0 \leq y \leq 1$) 層で形成し、クラッド層を、バリア層及びガイド層よりもバンドギャップエネルギーの大きい $Al_uGa_{1-u}As$ ($0 < u \leq 1$) 層で形成しているので、 $GaInNAsP$ 層と接する層を、Alを含まない層、すなわち、活性領域(発光層と発光層に接する層)に活性なAlを含んでいない層とすることができ、発光効率が高く、寿命の長い半導体発光素子を提供することができる。また、キャリアと光の閉じ込め効率が良好で、閾電流密度が低く、発光効率の高い半導体発光素子を提供することができ、かつ、熱抵抗率の小さい $AlGaAs$ をクラッド層に用いているので、素子動作時の活性領域の温度上昇を抑制することができ、発光効率の低下等の特性の悪化をさらに低減させることができる。

【0030】請求項5記載の発明の半導体発光素子は、前記発光層は、 $Ga_aIn_{1-a}NbAs_cP_{1-b-c}$ ($0 \leq$

$a \leq 1, 0 < b < 1, 0 \leq c < 1$) 層で形成され、前記バリア層は、 $\text{Ga}_{1-d}\text{In}_d\text{NeAsfP}_{1-e-f}$ ($0 \leq d \leq 1, 0 \leq e < 1, 0 \leq f < 1$) 層で形成され、前記ガイド層は、前記発光層よりもバンドギャップエネルギーの大きい $\text{Ga}_x\text{In}_{1-x}\text{As}_y\text{P}_{1-y}$ ($0 < x \leq 1, 0 \leq y \leq 1$) 層で形成され、前記クラッド層は、前記バリア層及び前記ガイド層よりもバンドギャップエネルギーの大きい $\text{In}_s\text{Ga}_t\text{Al}_{1-s-t}\text{P}$ ($0 < s < 1, 0 \leq t < 1$) 層で形成されていることにより、上記目的を達成している。

【0031】上記構成によれば、発光層を、 $\text{Ga}_a\text{In}_{1-a}\text{NbAs}_c\text{P}_{1-b-c}$ ($0 \leq a \leq 1, 0 < b < 1, 0 \leq c < 1$) 層で形成し、バリア層を、 $\text{Ga}_{1-d}\text{In}_d\text{NeAsfP}_{1-e-f}$ ($0 \leq d \leq 1, 0 \leq e < 1, 0 \leq f < 1$) 層で形成し、ガイド層を、発光層よりもバンドギャップエネルギーの大きい $\text{Ga}_x\text{In}_{1-x}\text{As}_y\text{P}_{1-y}$ ($0 < x \leq 1, 0 \leq y \leq 1$) 層で形成し、クラッド層を、バリア層及びガイド層よりもバンドギャップエネルギーの大きい $\text{In}_s\text{Ga}_t\text{Al}_{1-s-t}\text{P}$ ($0 < s < 1, 0 \leq t < 1$) 層で形成しているため、 GaInNAsP 層と接する層を、 Al を含まない層、すなわち、活性領域（発光層と発光層に接する層）に活性な Al を含んでいない層とすることができ、半導体発光素子を発光効率が高く、寿命の長いものとすることができるとともに、キャリアと光の閉じ込め効率が良好で、閾電流密度が低く、発光効率の高い半導体発光素子を提供することができ、かつ、 AlGaAs 系は、わずかに GaAs 基板に対し格子定数がずれるが、 InGaAlP 系を用いると、完全に格子整合させることができる。

【0032】請求項6記載の発明の半導体発光素子は、前記 $\text{Ga}_{1-a}\text{In}_a\text{NbAs}_c\text{P}_{1-b-c}$ ($0 \leq a \leq 1, 0 < b < 1, 0 \leq c < 1$) 層で形成された前記発光層は、ミスフィット転位の発生する臨界歪量以内の格子歪を有していることにより、上記目的を達成している。

【0033】上記構成によれば、発光層が、ミスフィット転位の発生する臨界歪量以内の格子歪を有しているため、 N 組成を小さくすることができ、作製が容易で、かつ、 N 組成の増加に伴う結晶性の低下を抑制することができる。したがって、発光効率をより一層向上させることができる。

【0034】請求項7記載の発明の半導体発光素子は、前記 $\text{Ga}_{1-a}\text{In}_a\text{NbAs}_c\text{P}_{1-b-c}$ ($0 \leq a \leq 1, 0 < b < 1, 0 \leq c < 1$) 層で形成された前記発光層は、ミスフィット転位の発生する臨界歪量以内の圧縮格子歪を有し、 $\text{Ga}_{1-d}\text{In}_d\text{NeAsfP}_{1-e-f}$ ($0 \leq d \leq 1, 0 \leq e < 1, 0 \leq f < 1$) 層で形成された前記バリア層は、ミスフィット転位の発生する臨界歪量以内の引っ張り格子歪を有していることにより、上記目的を達成している。

【0035】上記構成によれば、発光層が、ミスフィッ

ト転位の発生する臨界歪量以内の圧縮格子歪を有し、バリア層が、ミスフィット転位の発生する臨界歪量以内の引っ張り格子歪を有しているため、 AlGaAs をバリア層とした場合にはできなかった歪補償型の量子井戸素子とすることができ、井戸層（発光層）の歪を補償して、適正な歪量を持つ組成に制御し、井戸層の組成の自由度を大きくしたり、井戸層の数を多くすることができる。したがって、半導体発光素子を、製造が容易で、発光効率が高く、かつ、寿命の長いものとする事ができる。

【0036】請求項8記載の発明の半導体発光素子は、前記 $\text{Ga}_{1-a}\text{In}_a\text{NbAs}_c\text{P}_{1-b-c}$ ($0 \leq a \leq 1, 0 < b < 1, 0 \leq c < 1$) 層で形成された前記発光層は、ミスフィット転位の発生する臨界歪量以内の引っ張り格子歪を有し、 $\text{Ga}_{1-d}\text{In}_d\text{NeAsfP}_{1-e-f}$ ($0 \leq d \leq 1, 0 \leq e < 1, 0 \leq f < 1$) 層で形成された前記バリア層は、ミスフィット転位の発生する臨界歪量以内の圧縮格子歪を有していることにより、上記目的を達成している。

【0037】上記構成によれば、発光層が、ミスフィット転位の発生する臨界歪量以内の引っ張り格子歪を有し、バリア層が、ミスフィット転位の発生する臨界歪量以内の圧縮格子歪を有しているため、 AlGaAs をバリア層とした場合にはできなかった歪補償型の量子井戸素子とすることができ、井戸層（発光層）の歪を補償して、適正な歪量を持つ組成に制御し、井戸層の組成の自由度を大きくしたり、井戸層の数を多くすることができる。したがって、半導体発光素子を、製造が容易で、発光効率が高く、かつ、寿命の長いものとする事ができる。

【0038】請求項9記載の発明の半導体発光素子は、前記発光層は、 N を含む混晶半導体である $\text{Ga}_{1-a}\text{In}_a\text{NbAs}_{1-b}$ ($0 < b < 1$) 層で形成され、該発光層の In 組成 ($1-a$) が、11%より大きく、格子定数が、 GaAs 基板より大きく、発光波長が、1.3 μm 帯であるものとする事により、上記目的を達成している。

【0039】上記構成によれば、発光層を、 N を含む混晶半導体である $\text{Ga}_{1-a}\text{In}_a\text{NbAs}_{1-b}$ ($0 < b < 1$) 層で形成し、該発光層の In 組成 ($1-a$) が、11%より大きく、格子定数が、 GaAs 基板より大きく、発光波長が、1.3 μm 帯であるものとしているため、格子整合系に比較して N 組成を小さくしても一定波長を形成でき、半導体発光素子を、再生が容易であるとともに、 N 組成増加に伴う結晶性の低下を抑制して、発光効率が良好で、光ファイバー通信用光源に適用することができるものとする事ができる。

【0040】請求項10記載の発明の半導体発光素子の製造方法は、前記請求項1から請求項9記載の半導体発光素子の製造方法であって、前記 N を含んだ $\text{Ga}_{1-d}\text{In}_d\text{NeAsfP}_{1-e-f}$ ($0 \leq d \leq 1, 0 \leq e < 1, 0 \leq$

$f < 1$) 層からなる前記クラッド層、前記ガイド層あるいは前記バリア層を、P原料供給の有無あるいはP原料の供給量の増減により、そのP組成が前記発光層のP組成よりも大きい層に形成することにより、上記目的を達成している。

【0041】上記構成によれば、Nを含んだ $Ga_{1-d}In_{1-d}N_eAs_{1-f}P_{1-e-f}$ ($0 \leq d \leq 1$ 、 $0 \leq e < 1$ 、 $0 \leq f < 1$) 層からなるクラッド層、ガイド層あるいはバリア層を、P原料供給の有無あるいはP原料の供給量の増減して、そのP組成が発光層のP組成よりも大きい層に形成しているので、他のV族原料に比べて一般に供給量の多いNの原料を発光層とバリア層の成長時に供給したり、供給を止めたりする必要がなくなり、例えば、気相成長のような場合には、ガスの流れの乱れを抑えることができ、界面の制御を容易に行うことができる。したがって、発光効率が高く、寿命の長い半導体発光素子を容易に製造することができる。

【0042】

【発明の実施の形態】以下、本発明の好適な実施の形態を添付図面に基づいて詳細に説明する。なお、以下に述べる実施の形態は、本発明の好適な実施の形態であるから、技術的に好ましい種々の限定が付されているが、本発明の範囲は、以下の説明において特に本発明を限定する旨の記載がない限り、これらの態様に限られるものではない。

【0043】図1～図3は、本発明の半導体発光素子及び半導体発光素子の製造方法の第1の実施の形態を示す図であり、本実施の形態は、請求項1及び請求項2に対応するものである。

【0044】図1は、本発明の半導体発光素子及び半導体発光素子の製造方法の第1の実施の形態を適用した半導体発光素子1の正面断面図である。

【0045】図1において、半導体発光素子1は、n型GaAs層で形成された被成長基板2上にクラッド層3、活性層4、クラッド層5及びキャップ層6が順次積層されており、V族にNを含んでN系混晶半導体材料である $InGaNA_s$ 層をGaAs基板2上に形成したものである。

【0046】クラッド層3は、GaAsである被成長基板2に格子整合しバンドギャップエネルギーが1.53 eVである $InGaAsP$ を用いた構造(n型 $InGaAsP$ 層)となっており、Alを含まない材料である。

【0047】発光層である活性層4は、クラッド層3上に形成され、 $InGaNA_s$ 層、すなわち、Nを含む混晶半導体である $Ga_{a_1}In_{1-a_1}NbAs_{1-b}$ ($0 < b < 1$) 層で形成されている。

【0048】クラッド層5は、活性層4上に形成され、 $InGaAsP$ を用いた構造(p型 $InGaAsP$ 層)となっている。キャップ層6は、 p^+ 型GaAs層で形成されている。

【0049】次に、この半導体発光素子1の製造方法について、図2に基づいて説明する。図2は、MOCVD (Metal Organic Chemical Vapor Deposition) 装置10の反応室部分の概略構成図であり、MOCVD装置10は、横型炉である。なお、MOCVD装置10としては、横型炉に限るものではなく、縦型炉であってもよい。

【0050】MOCVD装置10は、内部に反応室11を有する石英反応管12の周囲に冷却管13が配設されており、石英反応管12には、反応室11に原料ガスとキャリアガスを供給するためのガス供給口14が形成されている。また、石英反応管12には、図示しない排気装置に接続されて、反応室11内のガスを排気する排気管15が接続されている。石英反応管12の反応室11内には、カーボンサセプター16が配設されており、カーボンサセプター16は、高周波加熱コイル17により加熱される。高周波加熱コイル17により加熱されるカーボンサセプター16の温度は、熱電対18により検出される。カーボンサセプター16上には、上記被成長基板2がセットされる。

【0051】このMOCVD装置10を使用して半導体発光素子1を製造するには、カーボンサセプター16に被成長基板2としてGaAs基板をセットし、図示しない排気装置により反応室11内の圧力を 1.3×10^4 Paに減圧する。そして、熱電対18により温度検出を行いつつ、高周波加熱コイル17によりカーボンサセプター16を加熱して、被成長基板2であるGaAs基板を所定温度に加熱制御し、原料ガスとキャリアガスを同時にガス供給口14から反応室11内に供給することにより、被成長基板2であるGaAs基板上に順次クラッド層3、活性層4、クラッド層5及びキャップ層6を積層する。

【0052】まず、上記MOCVD装置10を用いて被成長基板2であるGaAs層上に $InGaNA_s$ 層を形成する場合について説明する。

【0053】原料ガスとしては、III族原料として、TMG (トリメチルガリウム)、TEG (トリエチルガリウム)、TMI (トリメチルインジウム)、あるいは、TEI (トリエチルインジウム)を、Asの原料として、 AsH_3 (アルシン)を、Nの原料として、有機系窒素化合物であるDMHy (ジメチルヒドラジン)、MMHy (モノメチルヒドラジン)、あるいは、TBA (ターシャリブチルアミン)等を使用し、キャリアガスとしては、 H_2 を使用する。

【0054】上記条件で原料ガスとキャリアガスを同時にガス供給口14から反応室11内に供給すると、原料ガスの熱分解とGaAs層である被成長基板2の表面反応により、結晶成長し、成膜される。

【0055】そして、原料材料としてのTMG: $4.0 \times 10^{-6} \text{ mol/min} \sim 4.0 \times 10^{-5} \text{ mol/min}$

n、TMI: $4.4 \times 10^{-7} \text{ mol/min} \sim 4.4 \times 10^{-6} \text{ mol/min}$ 、AsH₃: $6.0 \times 10^{-5} \text{ mol/min}$ (0.4 sccm) $\sim 2.2 \times 10^{-3} \text{ mol/min}$ (46.4 sccm)、DMHy: $5.0 \times 10^{-4} \text{ mol/min}$ に、キャリアガスであるH₂を加えて、トータルで6 l/minを供給し、AsH₃の分圧を、0.9~102 Pa、成長温度を、450℃~700℃とする。

【0056】具体的には、例えば、TMG: $2.0 \times 10^{-5} \text{ mol/min}$ 、TMI: $2.2 \times 10^{-6} \text{ mol/min}$ 、AsH₃: $3.3 \times 10^{-4} \text{ mol/min}$ (7 sccm)、DMHy: $6.4 \times 10^{-3} \text{ mol/min}$ を原材料ガスとして使用し、AsH₃分圧が、15.4 Paで、成長温度を、630℃としたとき、成長速度、1.7 μm/hで、GaAs層である被成長基板2上に、In_{0.11}Ga_{0.89}N_{0.04}As_{0.96}層が形成された。

【0057】この作製したIn_{0.11}Ga_{0.89}N_{0.04}As_{0.96}層を用いて積層構造として形成した半導体発光素子1は、GaAsである被成長基板2に格子整合しており、Arレーザー(448 nm)を励起光源、Ge-フォトダイオードを受光器として、この半導体発光素子1について、室温でPL(フォトルミネッセンス)測定を行ったところ、中心波長は、約1.3 μmであった。この波長帯は、光通信分野に応用することができる。

【0058】また、TMIを減らし、AsH₃を増やして成長したところ、In_{0.06}Ga_{0.94}N_{0.02}As_{0.98}層が形成された。この層もGaAs基板に格子整合しており、PL中心波長は、約1.17 μmであった。このようなInGaNAs層の発光波長は、In及びNの組成を大きくすることで長波長化することができる。

【0059】すなわち、一般に、GaAsにInを添加すると、格子定数が、大きくなり、バンドギャップエネルギーが、小さくなる効果がある。これに対して、GaAsにNを添加すると、格子定数が、小さくなり、バンドギャップエネルギーが、同様に小さくなる効果がある。すなわち、In_xGa_{1-x}AsにNを添加すると、バンドギャップエネルギーが、In_xGa_{1-x}Asより小さくなり、さらに格子定数がGaAsと一致する条件が存在する。このようにInGaNAs層は、GaAs基板に格子整合可能であるので、GaAsのバンドギャップエネルギーに対応する約870 nm(室温)の発光波長より長波長の発光素子を、従来からあるGaAsに格子整合せずGaAsよりも格子定数が大きいInGaAsを発光層に用いた場合に比べて、容易に、かつ、高品質に形成でき、しかも、1.3 μm帯、1.5 μm帯のより長波長の素子を形成することも可能となる。

【0060】そこで、上記MOCVD装置10を使用して、GaAs層である被成長基板2に格子整合しているIn_{0.06}Ga_{0.94}N_{0.02}As_{0.98}層を用いて、上記図1に示した積層構造の半導体発光素子1を形成した。この

場合、上述のように、クラッド層3、5には、GaAs層である被成長基板2に格子整合しバンドキャップエネルギーが、1.35 eVであるInGaAsP層を用いており、Alを含まない材料で形成されている。

【0061】上記半導体発光素子1のウエハを用いて、ストライプ幅が5 μmで、素子長が200 μmの絶縁膜ストライプ構造のデバイスを作製し、LED(Light Emitting Diode)動作をテストしたところ、適切なLED動作を得た。このときの発光スペクトルは、動作電流が、50 mAで、図3に示すように、中心波長が1176 nmであり、PLスペクトルを反映したスペクトルとなっている。

【0062】このように、本実施の形態の半導体発光素子1は、発光層4であるInGaNAs活性層と接するクラッド層3、5が、Alを含んでいない、すなわち、活性領域(発光層4と発光層4に接するクラッド層3、5)に活性なAlが含まれていないので、Nを含む混晶半導体に適した低い成長温度においても、Alを含んだ層の成長表面に形成されやすかった製造装置内及び原料ボンベ内のO(酸素)がGaAs層である被成長基板2の表面に取り込まれて発生する劣化の起源となる非発光再結合センターを低減させることができる。したがって、発光効率が高く、寿命の長いN系V族混晶半導体発光素子1を容易に製造することができる。

【0063】なお、上記実施の形態においては、InGaNAs活性層である発光層4が、被成長基板2としてのGaAs層に格子整合している場合について説明したが、InGaNAs活性層4は、GaAs層である被成長基板2に完全に格子整合していなくてもよく、歪を持っていても臨界膜厚以内の厚さであればよい。

【0064】また、本実施の形態においては、N系V族混晶半導体としてInGaNAsを使用した場合について説明したが、N系V族混晶半導体としては、上記のものに限るものではなく、例えば、Pを含んだInGaNAAsP等の他の混晶半導体についても同様に適用することができる。

【0065】さらに、クラッド層3、5としては、活性層である発光層4よりもバンドギャップエネルギーの大きいGa_{1-d}In_dNeAs_fP_{1-e-f}層(0 ≤ d ≤ 1, 0 ≤ e < 1, 0 ≤ f ≤ 1)を用いることができ、この場合にも、同様の効果を得ることができる。

【0066】また、光通信に用いられる1.3 μm帯(1.25~1.35 μm)の波長の半導体発光素子1は、GaAsである被成長基板2に格子整合する材料では、発光層4の組成を、ほぼIn_{0.11}Ga_{0.89}N_{0.04}As_{0.96}とすることで得ることができる。

【0067】図4は、本発明の半導体発光素子及び半導体発光素子の製造方法の第2の実施の形態を示す図であり、本実施の形態は、GaAs基板に格子整合しているIn_{0.14}Ga_{0.86}N_{0.05}As_{0.95}活性層(井戸層)を用

いて積層構造を形成したもので、請求項1～請求項3に対応するものである。

【0068】図4は、半導体発光素子20の積層構造を示した正面断面図であり、半導体発光素子20は、n型GaAs層である被成長基板21上に、n型InGaAsP層で形成されたクラッド層22、InGaAsP層で形成されたガイド層23、InGaAsP層で形成された井戸層24、InGaAsP層で形成されたガイド層25、p型InGaAsP層で形成されたクラッド層26及びp⁺型GaAs層で形成されたキャップ層27が順次積層されている。

【0069】発光層である井戸層24は、GaAs層である被成長基板21に格子整合しているIn_{0.14}Ga_{0.86}N_{0.05}As_{0.95}層で形成されている。

【0070】半導体発光素子20は、ガイド層（光導波層）23、25には、GaAs層である被成長基板21に格子整合しバンドギャップエネルギーが1.53eVであるInGaAsPを用い、クラッド層22、26には、GaAs層である被成長基板21に格子整合しバンドギャップエネルギーが1.85eVであるInGaAsPを用いたSCH-SQW構造（Separate Confinement Hetero-Structure-Single Quantum Well 構造）となっている。

【0071】本実施の形態の半導体発光素子20は、上述のように、発光層である井戸層（活性層）24と接する層（ガイド層23、25）が、Alを含んでいない、すなわち、活性領域である発光層24とガイド層23、25に活性なAlを含んでいないので、Nを含む混晶半導体に適した低い成長温度においても、Alを含んだ層の成長表面に形成されやすかった製造装置内及び原料ボンベ内のO（酸素）が基板表面に取り込まれて発生する劣化の起源となるような非発光再結合センターを、低減させることができ、半導体発光素子20を、発光効率が高く、寿命の長いものとすることができる。

【0072】この半導体発光素子20の発光波長を測定したところ、発光波長は、約1.3μmであった。この場合、井戸層24のIn組成を11%よりも大きくすることで、バルクの発光波長は、1.3μmより長波長となるが、井戸層（発光層）24の膜厚を、例えば、20nm以下とし、量子効果を利用することで、波長を、1.3μmに制御することができる。

【0073】なお、本実施の形態においては、InGaAs層である井戸層（活性層）24を、In_{0.14}Ga_{0.86}N_{0.05}As_{0.95}層としているが、InGaAs層である活性層24としては、他の組成であってもよい。

【0074】また、井戸層（活性層）24は、GaAs層である被成長基板21に格子整合しているが、完全に格子整合していなくともよく、歪を持っていても臨界膜厚以内の厚さであればよい。

【0075】さらに、本実施の形態においては、N系V

族混晶半導体として、InGaAsを用いた場合について説明しているが、N系V族混晶半導体としては、Pを含んだInGaAsP等他の混晶半導体であっても、同様に適用することができる。

【0076】また、ガイド層23、25としては、GaAs層である被成長基板21に格子整合可能な組成、あるいは、格子整合しておらず歪を持っていても臨界膜厚以内の厚さのGadIn_{1-d}NeAs_fP_{1-e-f}層（0≤d≤1、0≤e<1、0≤f≤1）であっても、同様に適用することができる。

【0077】さらに、半導体発光素子20は、クラッド層22、26にAlを含んでいないので、ガイド層23、25には、Nを含んでいてもよい。この場合、ガイド層23、25は、クラッド層22、26よりもバンドギャップエネルギーの小さい材料である必要がある。

【0078】また、本実施の形態では、SQW構造としているが、井戸層を複数層用いた多重量子井戸構造を用いてもよい。この場合、ガイド層には、クラッド層よりバンドギャップエネルギーの小さいGadIn_{1-d}NeAs_fP_{1-e-f}層（0≤d≤1、0≤e<1、0≤f≤1）を用いることができる。

【0079】図5は、本発明の半導体発光素子及び半導体発光素子の製造方法の第3の実施の形態を示す図であり、本実施の形態は、GaAs基板に格子整合しているIn_{0.14}Ga_{0.86}N_{0.05}As_{0.95}活性層を用いて積層構造を形成したもので、請求項1、請求項2及び請求項4に対応するものである。

【0080】図5は、半導体発光素子30の積層構造を示した正面断面図であり、半導体発光素子30は、n型GaAs層である被成長基板31上に、n型AlGaAs層で形成されたクラッド層32、InGaAsP層で形成されたガイド層33、InGaAsP層で形成された井戸層（発光層）34、InGaAsP層で形成されたガイド層35、p型AlGaAs層で形成されたクラッド層36及びp⁺型GaAs層で形成されたキャップ層37が順次積層されている。そして、井戸層34は、GaAsである被成長基板31に格子整合しているIn_{0.14}Ga_{0.86}N_{0.05}As_{0.95}層により形成されている。

【0081】すなわち、半導体発光素子30は、GaAs層である被成長基板31に格子整合しバンドギャップエネルギーが1.53eVのInGaAsP層をガイド層33、35とし、Al組成0.8のAlGaAs層をクラッド層32、36としたSCH-SQW構造となっている。

【0082】上記半導体発光素子30は、発光層であるInGaAs層で形成された井戸層34にAlGaAs層で形成されたクラッド層32、36が直接接していない、すなわち、活性領域（発光層34とガイド層33、35）が活性なAlを含んでいないので、Nを含む混晶半導体に適した低い成長温度においても、Alを含

んだ層の成長表面に形成されやすかった製造装置及び原料ボンベ内のO（酸素）が基板表面に取り込まれて発生する劣化の起源となるような非発光再結合センターを、低減させることができる。したがって、発光効率が高く、寿命の長いGaAs基板格子整合系長波長半導体レーザーを形成することができる。

【0083】この半導体発光素子30の発光波長を測定したところ、発光波長は、約 $1.3\mu\text{m}$ であった。

【0084】本実施の形態においては、半導体発光素子30は、AlGaAs層をクラッド層32、36に用いている。ここで、例えば、InGaPをクラッド層に用いた場合と比較すると、AlGaAsの熱抵抗率は、InGaPの熱抵抗率の約 $1/2$ 倍である。クラッド層の厚さは、一般的に、 $1.5\mu\text{m}$ 程度は必要であり、熱抵抗率の小さい材料の方が電流注入時の活性領域の温度上昇が小さいので、効率の低下等の問題を抑えられるので好ましい。このような観点から本実施の形態の素子においては、AlGaAsをクラッド層32、36に用いた。

【0085】このように膜厚の薄いInGaAsPであるガイド層33、35の外側に熱抵抗率が低く屈折率が低くバンドギャップエネルギーが大きいAlGaAs層をクラッド層32、36に用いているので、キャリアと光の閉じ込め効率がさらに向上して、しきい電流密度が下がり、発光効率も高くなった。このように素子寿命が長く、しきい電流密度が低く、発光効率が高いGaAs基板格子整合系長波長半導体レーザーである半導体発光素子30を形成できた。

【0086】なお、InGaAs層である井戸層（活性層）34は、他の組成でもよく、また、GaAs層である被成長基板31に完全に格子整合していなくてもよく、歪を持っていても臨界膜厚以内の厚さならかわらない。また、本実施の形態においては、N系V族混晶半導体としてInGaAsの場合について説明したが、Pを含んだInGaAsP等の他の混晶半導体についても適用できる。

【0087】さらに、ガイド層33、35は、GaAs層である被成長基板31に格子整合可能な組成、もしくは、格子整合していなくても歪を持っていても臨界膜厚以内の厚さである $\text{In}_x\text{Ga}_{1-x}\text{As}_y\text{P}_{1-y}$ ($0 \leq x < 1$, $0 \leq y \leq 1$)であればかわらない。また、AlGaAs層であるクラッド層32、35のAl組成は、ガイド層33、35よりも伝導帯のエネルギーが大きければ、他の組成であってもよい。

【0088】図6は、本発明の半導体発光素子及び半導体発光素子の製造方法の第4の実施の形態を示す図であり、本実施の形態は、クラッド層として、GaAs層である被成長基板に格子整合しているInGaAlP層を用いたもので、請求項1、請求項2及び請求項5に対応するものである。

【0089】図6において、半導体発光素子40は、n型GaAsで形成された被成長基板41上に、n型InGaAlP層で形成されたクラッド層42、InGaAsP層で形成されたガイド層43、InGaAs層で形成された井戸層44、InGaAsP層で形成されたガイド層45、p型InGaAlP層で形成されたクラッド層46及び p^+ 型GaAs（キャップ層）47が順次積層されている。

【0090】半導体発光素子40は、クラッド層42、46が、GaAs層で形成された被成長基板41に格子整合しているInGaAlP層により形成されている。InGaAlP系は、AlGaAs系よりも大きなバンドギャップエネルギーとなる組成が存在しており、キャリア及び光閉じ込め効率を高くすることができる。さらに、AlGaAs系は、GaAs層である被成長基板41に対して、格子定数がわずかにずれるが、InGaAlP系は、完全に格子整合させることができるというメリットがある。

【0091】したがって、発光効率が高く、寿命の長いGaAs基板格子整合系長波長半導体レーザーである半導体発光素子40を形成することができる。

【0092】図7は、本発明の半導体発光素子及び半導体発光素子の製造方法の第5の実施の形態を示す図であり、本実施の形態は、InGaAs活性層がGaAs基板に完全には格子整合せず臨界膜厚以内の厚さで歪を有しているもので、請求項1、請求項2、請求項4、請求項6及び請求項10に対応するものである。

【0093】図7において、半導体発光素子50は、n型GaAsで形成された被成長基板51上に、n型AlGaAs層で形成されたクラッド層52、InGaAsP層で形成されたガイド層53、InGaAs層で形成された井戸層（圧縮層）54、InGaAsP層で形成されたガイド層55、p型AlGaAs層で形成されたクラッド層56及び p^+ 型GaAsで形成されたキャップ層57が順次積層されている。

【0094】半導体発光素子50は、そのInGaAs層で形成された井戸層54が、第3の実施の形態の半導体発光素子30のInGaAs層で形成された井戸層34に比較して、In組成が大きく、格子定数がGaAs層である被成長基板51よりも大きく、圧縮歪を有している。また、この半導体発光素子50の発光波長を測定したところ、発光波長は、約 $1.3\mu\text{m}$ であった。第3の実施の形態のように格子整合する材料で量子効果を利用するためには、波長 $1.3\mu\text{m}$ の場合、In組成を11%より大きく、N組成を、4%より大きくすることにより、可能である。

【0095】ところが、Nは、成長中の基板表面から離脱しやすく、N組成の大きいN系V族混晶半導体を得ることが難しい。また、本出願の発明者の実験によると、N組成が大きくなると、PL（フォトルミネッセンス）

強度が弱くなり、結晶性の悪化が確認された。したがって、波長が長くなるほど作製しにくいのが現状である。

【0096】ところが、同じN組成のInGaAsでは、Inの組成が大きい方が格子定数が大きくなり、発光波長が、長波長になる。そこで、この性質を利用すると、例えば、波長1.3 μ mでGaAs層で形成された被成長基板51に格子整合させるためには、In_{0.11}Ga_{0.89}N_{0.04}As_{0.96}である必要があるが、In組成を11%より大きくすると、N組成が4%より小さい条件で、波長1.3 μ mを得ることができるようになる。この場合、格子定数は、GaAs層である被成長基板51よりも大きくなる。このように格子定数をGaAs層である被成長基板51よりも大きくすると、格子整合条件に比べて小さいN組成で目的の波長を得ることができるので、作製を容易にすることができ、さらに、発光効率を高くすることができる。

【0097】そこで、本実施の形態の半導体発光素子50では、Inの組成を11%よりも大きくし、InGaAs層である井戸層（活性層）54の格子定数をGaAs層である被成長基板51よりも大きくしているの、小さいN組成で形成することができ、半導体発光素子50の作製を容易なものとすることができるとともに、発光効率を高くすることができる。また、本実施の形態の半導体発光素子50は、歪量子井戸の効果による閾電流密度が低下する効果もある。このため、光ファイバー通信光源として有効である。もちろんInGaAs層は、他の波長に設定することもできる。

【0098】図8は、本発明の半導体発光素子及び半導体発光素子の製造方法の第6の実施の形態を適用した半導体発光素子を示す図であり、本実施の形態は、InGaAs活性層がGaAs基板に完全には格子整合せず臨界膜厚以内の厚さで歪を持っているもので、請求項1、請求項2、請求項4、請求項6～請求項8に対応するものである。

【0099】図8は、本実施の形態の半導体発光素子60の正面断面図であり、図8において、半導体発光素子60は、n型GaAs層で形成された被成長基板61、n型AlGaAs層で形成されたクラッド層62、InGaAsP層で形成されたガイド層63、歪補償型MQW（多重量子井戸）構造層64、InGaAsPで形成されたガイド層65、p型AlGaAs層で形成されたクラッド層66及びp⁺型GaAs層で形成されたキャップ層67が順次積層されている。

【0100】半導体発光素子60は、上記第5の実施の形態と以下の点で異なる。すなわち、半導体発光素子60は、その活性領域が歪補償型MQW（多重量子井戸）構造層64で形成されており、MQW構造層64のInGaAs井戸層の格子定数が、GaAsで形成された被成長基板61よりも大きな圧縮歪を有し、さらに、MQW構造層64のInGaAsPバリア層の格子定数

が、GaAsで形成された被成長基板61よりも小さな引っ張り歪を有している。

【0101】上記MQW構造層64のInGaAsP系井戸層とInGaAsP系バリア層は、ともに組成を変えることで、同じバンドギャップエネルギーを有した条件で格子定数をGaAsの被成長基板61よりも大きくしたり、小さくしたり変えることが可能な材料系である。これは、AlGaAs系バリア層ではできない。すなわち、AlGaAs系バリア層を用いた場合に比べて、InGaAsP系バリア層を用いることで、InGaAsP系井戸層の歪を補償することが可能となり、適正な歪量を持つ組成に制御することで、井戸層の組成の自由度を大きくしたり、井戸層の数を多くすることができる。

【0102】なお、本実施の形態では、MQW構造64のInGaAs井戸層を圧縮層、InGaAsPバリア層を引っ張り歪層としているが、InGaAs井戸層を引っ張り歪層、InGaAsPバリア層を圧縮歪層としても、同様に適正な歪量を持つ組成に制御することで、歪量子井戸の効果を得ることができる。

【0103】図9は、本発明の半導体発光素子及び半導体発光素子の製造方法の第7の実施の形態を示す図であり、本実施の形態は、GaInAs層を井戸層とし、GaInAsPをバリア層とした歪補償型MQW（多重量子井戸）構造を用いたものに適用したもので、請求項1、請求項2、請求項4、請求項6、請求項7、請求項9に対応するものである。

【0104】図9は、本実施の形態の半導体発光素子70の正面断面図であり、図9において、半導体発光素子70は、n型GaAs層で形成された被成長基板71、n型AlGaAs層で形成されたクラッド層72、InGaAsP層で形成されたガイド層73、歪補償型MQW（多重量子井戸）構造層74、InGaAsPで形成されたガイド層75、p型AlGaAs層で形成されたクラッド層76及びp⁺型GaAs層で形成されたキャップ層77が順次積層されている。

【0105】半導体発光素子70は、その歪補償型MQW（多重量子井戸）構造層74のInGaAs井戸層の格子定数が、GaAs層である被成長基板71よりも大きな圧縮歪を有しており、さらに、MQW構造層74のInGaAsPバリア層の格子定数が、GaAs層である被成長基板71よりも小さな引っ張り歪を有している。また、半導体発光素子70は、クラッド層72、76に、AlGaAs層を用いており、Alを含んだ層とNを含んだ層が直接接しない構造となっている。

【0106】したがって、本実施の形態の半導体発光素子70においても、歪補償型MQW（多重量子井戸）構造を用いた効果を得ることができる。

【0107】本実施の形態においては、InGaAsPバリア層の成長条件は、MQW構造層74のInGa

NAs井戸層の成長条件に対してPの原料（本実施の形態では、 PH_3 ）を添加したものであり、In、Ga、N、Asの原料の供給量は変えていない。

【0108】一般に、InGaNAsに対してPを添加すると、バンドギャップエネルギーは大きくなり、格子定数は小さくなる効果がある。そして、本実施の形態の半導体発光素子70のMQW構造層74のInGaNAs井戸層の格子定数が、GaAs層である被成長基板71より大きい場合、Pの添加量を制御することによって格子定数をGaAs層である被成長基板71に格子整合させたり、GaAs層である被成長基板71より小さくしたりすることができる。

【0109】また、本実施の形態の半導体発光素子70のMQW構造層74は、井戸層とバリア層の両方にNを含んでいるので、他のV族原料に比べ、一般に供給量の多いNの原料を井戸層とバリア層の成長時に、オン/オフ（被成長基板71に供給する、しない）する必要がなくなるので、界面の制御を容易に行うことができる。

【0110】なお、本実施の形態では、In、Ga、N、Asの原料の供給量を変えないで作製したが、変えても、同様に適用することができる。

【0111】また、本実施の形態においては、MQW構造層74の井戸層にPを含んでいない場合について説明したが、井戸層にPを含んでいてもバリア層のP組成をさらに大きくする等の方法により、バリア層のバンドギャップエネルギーの方を大きくすることにより、適用することができる。

【0112】図10は、本発明の半導体発光素子及び半導体発光素子の製造方法の第8の実施の形態を示す図であり、本実施の形態は、0.8 μm 帯等の固体レーザ励起用などの高出力半導体レーザに適用したものである。

【0113】図10は、本実施の形態の半導体発光素子80の正面断面図であり、図10において、半導体発光素子80は、n型GaAs層で形成された被成長基板81、n型InGaP層で形成されたクラッド層82、InGaAsP層で形成されたガイド層83、InGaNAAsP層で形成された井戸層（活性層）84、InGaAsP層で形成されたガイド層85、p型InGaP層で形成されたクラッド層86及び p^+ 型GaAs層で形成されたキャップ層87が順次積層されている。

【0114】すなわち、半導体発光素子80は、その活性層（井戸層）84として、バンドギャップエネルギーが、1.54eVであるInGaNAAsP層を、ガイド層（光導波層）83、85として、GaAs層である被成長基板81に格子整合しバンドギャップエネルギーが1.83eVであるInGaAsP層を、そして、クラッド層82、86として、GaAs層である被成長基板81に格子整合しバンドギャップエネルギーが1.91eVであるInGaPを用いたSCH-SQW構造となっている。そして、この半導体発光素子80の発振波長

は、約0.81 μm である。

【0115】従来、0.8 μm 帯等の固体レーザ励起用等の高出力半導体レーザにおいては、活性層に接するクラッド層やガイド層には、AlGaAsが多く用いられているが、光学損傷が生じやすく、信頼性に問題があった。そこで、従来、InGaAsP系材料によりAlフリーの材料系が試作されているが、InGaAsP系材料は、AlGaAs系材料に比べて、伝導帯のバンドオフセットが小さいため、活性層からのキャリアリークが大きくなり、信頼性は良好であるが、高出力半導体レーザとしては、他の素子特性が十分ではなかった。

【0116】このような従来的高出力半導体レーザに対して、本実施の形態の半導体発光素子80は、活性層（井戸層）84がInGaNAAsPで形成され、Nが添加されたものとなっている。このように、Nを添加すると、バンドギャップを小さくできるとともに、伝導帯及び価電子帯のエネルギーを小さくすることができる。したがって、InGaAs系材料をクラッド層82、86やガイド層83、85に用いても、伝導帯のバンドオフセットが大きくなり、活性層84からのキャリアリークが小さくなる。その結果、閾値電流密度が低くなり、高温特性等を良好なものとすることができる。

【0117】また、半導体発光素子80は、発光層84であるInGaNAAsP層と接する層には、Alを含んでいない、すなわち、活性領域（発光層84とガイド層83、85）に活性なAlを含んでいないので、Nを含む混晶半導体に適した低い成長温度においても、Alを含んだ層の成長表面に形成されやすかった製造装置内及び原料ボンベ内のO（酸素）が基板表面に取り込まれて発生する劣化の起源となるような非発光再結合センターを低減させることができる。したがって、信頼性が高く、かつ、他の素子特性も良好な高出力半導体レーザである高出力な半導体発光素子80を容易に製造することができる。

【0118】なお、本実施の形態においては、活性層84としてInGaNAAsP層を用いているが、他の組成であってもよい。

【0119】また、InGaNAAsP層である活性層84が、被成長基板81としてのGaAs層に完全に格子接合している場合について説明したが、GaAs層である被成長基板81に完全には格子整合していなくてもよく、歪みを持っていても、臨界膜厚以内の厚さであればよい。

【0120】さらに、ガイド層83、85としては、GaAs層である被成長基板81に格子整合可能な組成、あるいは、格子整合せずに、歪みを持っていても、臨界膜厚以内の厚さ、すなわち、 $\text{Ga}_{1-d}\text{In}_d\text{N}_{1-e}\text{As}_e\text{P}_f$ （ $0 \leq d \leq 1$ 、 $0 \leq e < 1$ 、 $0 \leq f \leq 1$ ）であっても、同様に適用することができる。

【0121】また、半導体発光素子80は、クラッド層82、86にAlを含んでいないので、ガイド層83、85には、Nを含んでいてもよい。この場合、ガイド層83、85は、クラッド層82、86よりもバンドギャップエネルギーの小さい材料である必要がある。

【0122】さらに、本実施の形態では、SQW構造としているが、井戸層を複数層用いた多重量子井戸構造を用いてもよい。この場合、バリア層には、クラッド層よりバンドギャップエネルギーの小さい $Ga_{d1}n_{1-d}NeAs_{f1}P_{1-e-f}$ 層 ($0 \leq d \leq 1$, $0 \leq e < 1$, $0 \leq f \leq 1$) を用いることができる。

【0123】以上、本発明者によってなされた発明を好適な実施の形態に基づき具体的に説明したが、本発明は上記のものに限定されるものではなく、その要旨を逸脱しない範囲で種々変更可能であることはいうまでもない。

【0124】

【発明の効果】請求項1記載の発明の半導体発光素子によれば、V族にNを含んだN系混晶半導体材料を活性層とした半導体発光素子において、発光層を、Nを含む混晶半導体 $Ga_{a1}n_{1-a}NbAs_{c1}P_{1-b-c}$ ($0 \leq a \leq 1$, $0 < b < 1$, $0 \leq c < 1$) 層で形成し、発光層と直接接するクラッド層、ガイド層あるいはバリア層を、Alを含まない半導体層で形成しているため、Nを含む混晶半導体に適した低い成長温度においても、Alを含んだ層の成長表面に製造装置内や原料ボンベ内のO(酸素)が取り込まれて素子の劣化の起源となる非発光再結合センターを低減させることができ、半導体発光素子を発光効率が高く、寿命の長いものとすることができる。

【0125】請求項2記載の発明の半導体発光素子によれば、V族にNを含んだN系混晶半導体材料を活性層としGaAs基板上に形成される半導体発光素子において、発光層を、Nを含む混晶半導体 $Ga_{a1}n_{1-a}NbAs_{c1}P_{1-b-c}$ ($0 \leq a \leq 1$, $0 < b < 1$, $0 \leq c < 1$) 層で形成し、発光層と直接接するクラッド層、ガイド層あるいはバリア層を、発光層よりもバンドギャップエネルギーの大きい $Ga_{d1}n_{1-d}NeAs_{f1}P_{1-e-f}$ ($0 \leq d \leq 1$, $0 \leq e < 1$, $0 \leq f < 1$) 層で形成しているため、GaAs基板上にAlを含まない系でヘテロ構造を作製することができ、半導体発光素子を発光効率が高く、寿命の長いものとすることができる。

【0126】請求項3記載の発明の半導体発光素子によれば、発光層を、 $Ga_{a1}n_{1-a}NbAs_{c1}P_{1-b-c}$ ($0 \leq a \leq 1$, $0 < b < 1$, $0 \leq c < 1$) 層で形成し、バリア層及びガイド層を、 $Ga_{d1}n_{1-d}NeAs_{f1}P_{1-e-f}$ ($0 \leq d \leq 1$, $0 \leq e < 1$, $0 \leq f < 1$) 層で形成し、クラッド層を、バリア層及びガイド層よりもバンドギャップエネルギーの大きい $Ga_{v1}n_{1-v}As_{w1}P_{1-w}$ ($0 < v \leq 1$, $0 \leq w \leq 1$) 層で形成しているため、Alを含まない系で多重量子井戸を用いた素子を形成することができ、

$GaInNAsP$ 層と接する層をAlを含まない層、すなわち、活性領域(発光層と発光層に接する層)に活性なAlを含まない層で形成することができる。したがって、半導体発光素子を発光効率が高く、寿命の長いものとすることができる。

【0127】請求項4記載の発明の半導体発光素子によれば、発光層を、 $Ga_{a1}n_{1-a}NbAs_{c1}P_{1-b-c}$ ($0 \leq a \leq 1$, $0 < b < 1$, $0 \leq c < 1$) 層で形成し、バリア層を、 $Ga_{d1}n_{1-d}NeAs_{f1}P_{1-e-f}$ ($0 \leq d \leq 1$, $0 \leq e < 1$, $0 \leq f < 1$) 層で形成し、ガイド層を、発光層よりもバンドギャップエネルギーの大きい $Ga_{x1}n_{1-x}As_{y1}P_{1-y}$ ($0 < x \leq 1$, $0 \leq y \leq 1$) 層で形成し、クラッド層を、バリア層及びガイド層よりもバンドギャップエネルギーの大きい $Al_uGa_{1-u}As$ ($0 < u \leq 1$) 層で形成しているため、 $GaInNAsP$ 層と接する層を、Alを含まない層、すなわち、活性領域(発光層と発光層に接する層)に活性なAlを含んでいない層とすることができ、発光効率が高く、寿命の長い半導体発光素子を提供することができるとともに、キャリアと光の閉じ込め効率が良好で、閾電流密度が低く、発光効率の高い半導体発光素子を提供することができ、かつ、熱抵抗率の小さい $AlGaAs$ をクラッド層に用いているため、素子動作時の活性領域の温度上昇を抑制することができ、発光効率の低下等の特性の悪化をさらに低減させることができる。

【0128】請求項5記載の発明の半導体発光素子によれば、発光層を、 $Ga_{a1}n_{1-a}NbAs_{c1}P_{1-b-c}$ ($0 \leq a \leq 1$, $0 < b < 1$, $0 \leq c < 1$) 層で形成し、バリア層を、 $Ga_{d1}n_{1-d}NeAs_{f1}P_{1-e-f}$ ($0 \leq d \leq 1$, $0 \leq e < 1$, $0 \leq f < 1$) 層で形成し、ガイド層を、発光層よりもバンドギャップエネルギーの大きい $Ga_{x1}n_{1-x}As_{y1}P_{1-y}$ ($0 < x \leq 1$, $0 \leq y \leq 1$) 層で形成し、クラッド層を、バリア層及びガイド層よりもバンドギャップエネルギーの大きい $In_sGa_{1-s}tP$ ($0 < s < 1$, $0 \leq t < 1$) 層で形成しているため、 $GaInNAsP$ 層と接する層を、Alを含まない層、すなわち、活性領域(発光層と発光層に接する層)に活性なAlを含んでいない層とすることができ、半導体発光素子を発光効率が高く、寿命の長いものとすることができるとともに、キャリアと光の閉じ込め効率が良好で、閾電流密度が低く、発光効率の高い半導体発光素子を提供することができ、かつ、 $AlGaAs$ 系は、わずかにGaAs基板に対し格子定数がずれるが、 $InGaAlP$ 系を用いると、完全に格子整合させることができる。

【0129】請求項6記載の発明の半導体発光素子によれば、発光層が、ミスフィット転位の発生する臨界歪量以内の格子歪を有しているため、N組成を小さくすることができ、作製が容易で、かつ、N組成の増加に伴う結晶性の低下を抑制することができる。したがって、発光効率をより一層向上させることができる。

【0130】請求項7記載の発明の半導体発光素子によれば、発光層が、ミスフィット転位の発生する臨界歪量以内の圧縮格子歪を有し、バリア層が、ミスフィット転位の発生する臨界歪量以内の引っ張り格子歪を有しているので、AlGaAsをバリア層とした場合にはできなかった歪補償型の量子井戸素子とすることができ、井戸層（発光層）の歪を補償して、適正な歪量を持つ組成に制御し、井戸層の組成の自由度を大きくしたり、井戸層の数を多くすることができる。したがって、半導体発光素子を、製造が容易で、発光効率が高く、かつ、寿命の長いものとすることができる。

【0131】請求項8記載の発明の半導体発光素子によれば、発光層が、ミスフィット転位の発生する臨界歪量以内の引っ張り格子歪を有し、バリア層が、ミスフィット転位の発生する臨界歪量以内の圧縮格子歪を有しているので、AlGaAsをバリア層とした場合にはできなかった歪補償型の量子井戸素子とすることができ、井戸層（発光層）の歪を補償して、適正な歪量を持つ組成に制御し、井戸層の組成の自由度を大きくしたり、井戸層の数を多くすることができる。したがって、半導体発光素子を、製造が容易で、発光効率が高く、かつ、寿命の長いものとすることができる。

【0132】請求項9記載の発明の半導体発光素子によれば、発光層を、Nを含む混晶半導体である $Ga_{1-a}In_bAs_{1-b}$ ($0 < b < 1$) 層で形成し、該発光層のIn組成 ($1-a$) が、11%より大きく、格子定数が、GaAs基板より大きく、発光波長が、1.3 μm 帯であるものとしているので、格子整合系に比較してN組成を小さくしても一定波長を形成でき、半導体発光素子を、再生が容易であるとともに、N組成増加に伴う結晶性の低下を抑制して、発光効率が良いで、光ファイバ-通信用光源に適用することができるものとするができる。

【0133】請求項10記載の発明の半導体発光素子の製造方法によれば、Nを含んだ $Ga_{1-d}In_{1-d}NeAs_fP_{1-e-f}$ ($0 \leq d \leq 1$, $0 \leq e < 1$, $0 \leq f < 1$) 層からなるクラッド層、ガイド層あるいはバリア層を、P原料供給の有無あるいはP原料の供給量の増減して、そのP組成が発光層のP組成よりも大きい層に形成しているので、他のV族原料に比べて一般に供給量の多いNの原料を発光層とバリア層の成長時に供給したり、供給を止めたりする必要がなくなり、例えば、気相成長のような場合には、ガスの流れの乱れを抑えることができ、界面の制御を容易に行うことができる。したがって、発光効率が高く、寿命の長い半導体発光素子を容易に製造することができる。

【図面の簡単な説明】

【図1】本発明の半導体発光素子及び半導体発光素子の製造方法の第1の実施の形態を適用した半導体発光素子の成長層の正面断面図。

【図2】図1の半導体発光素子を製造するためのMOCVD装置の反応室部分の概略構成図。

【図3】図1の半導体発光素子の発光スペクトルを示す図。

【図4】本発明の半導体発光素子及び半導体発光素子の製造方法の第2の実施の形態を適用した半導体発光素子の成長層の正面断面図。

【図5】本発明の半導体発光素子及び半導体発光素子の製造方法の第3の実施の形態を適用した半導体発光素子の成長層の正面断面図。

【図6】本発明の半導体発光素子及び半導体発光素子の製造方法の第4の実施の形態を適用した半導体発光素子の成長層の正面断面図。

【図7】本発明の半導体発光素子及び半導体発光素子の製造方法の第5の実施の形態を適用した半導体発光素子の成長層の正面断面図。

【図8】本発明の半導体発光素子及び半導体発光素子の製造方法の第6の実施の形態を適用した半導体発光素子の成長層の正面断面図。

【図9】本発明の半導体発光素子及び半導体発光素子の製造方法の第7の実施の形態を適用した半導体発光素子の成長層の正面断面図。

【図10】本発明の半導体発光素子及び半導体発光素子の製造方法の第8の実施の形態を適用した半導体発光素子の成長層の正面断面図。

【符号の説明】

- 1 半導体発光素子
- 2 被成長基板
- 3 クラッド層
- 4 活性層
- 5 クラッド層
- 6 キャップ層
- 10 MOCVD装置
- 11 反応室
- 12 石英反応管
- 13 冷却管
- 14 ガス供給口
- 15 排気管
- 16 カーボンサセプター
- 17 高周波加熱コイル
- 18 熱電対
- 20、30、40、50、60、70、80 半導体発光素子
- 21、31、41、51、61、71、81 被成長基板
- 22、32、42、52、62、72、80 クラッド層
- 23、33、43、53、63、73、83 ガイド層
- 24、34、44、54、84 井戸層
- 25、35、45、55、65、75、85 ガイド層

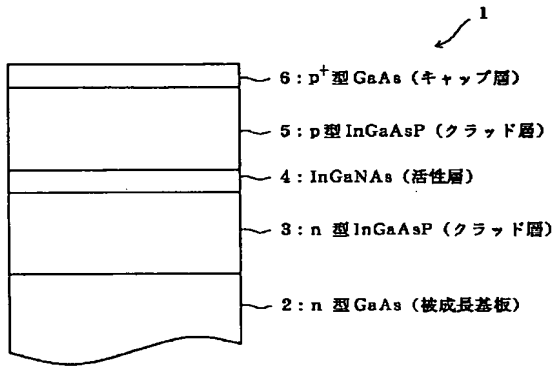
26、36、46、56、66、76、86 クラッド層

27、37、47、57、67、77、87 キャップ

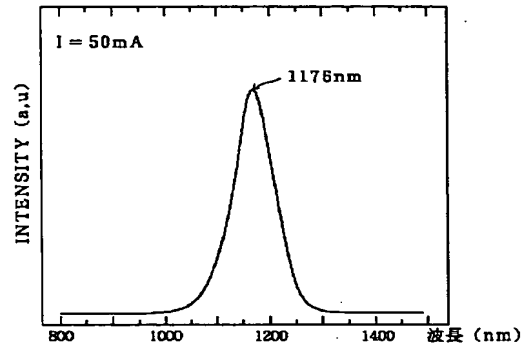
層

64、74 歪補償型MQW構造層

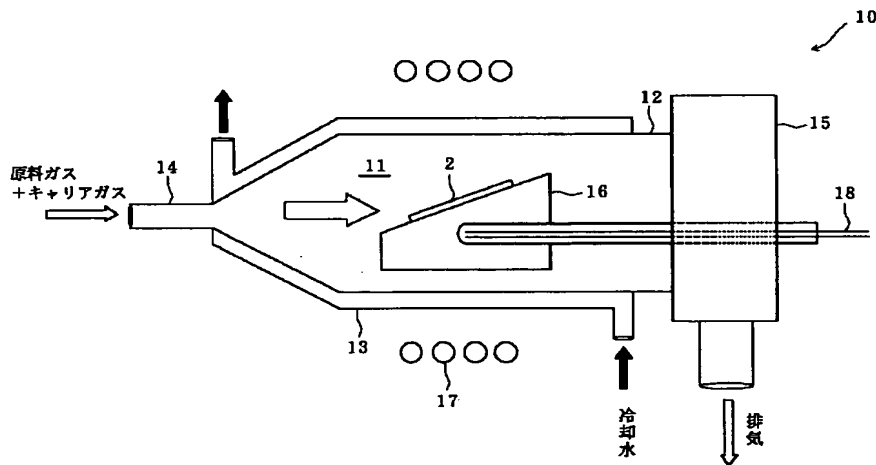
【図1】



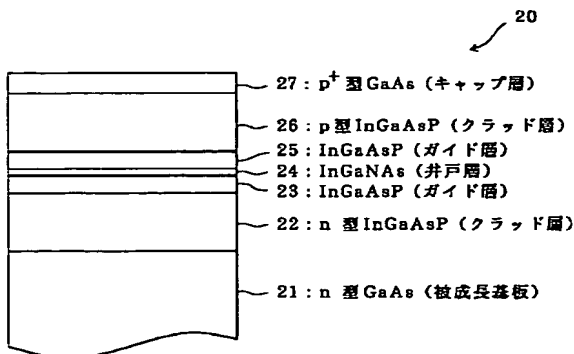
【図3】



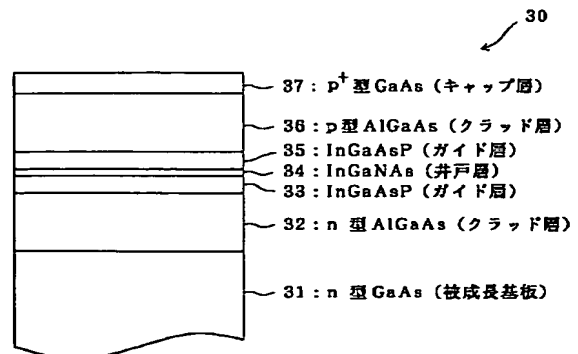
【図2】



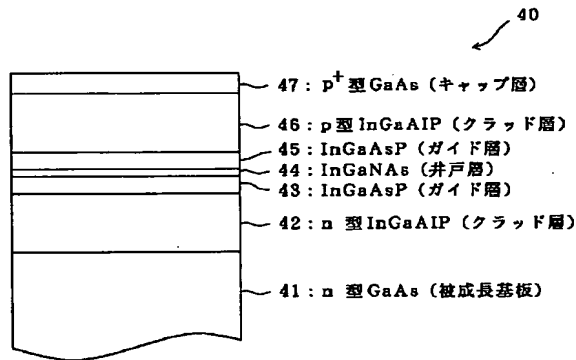
【図4】



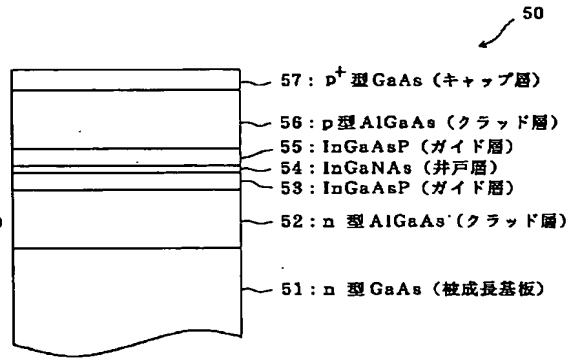
【図5】



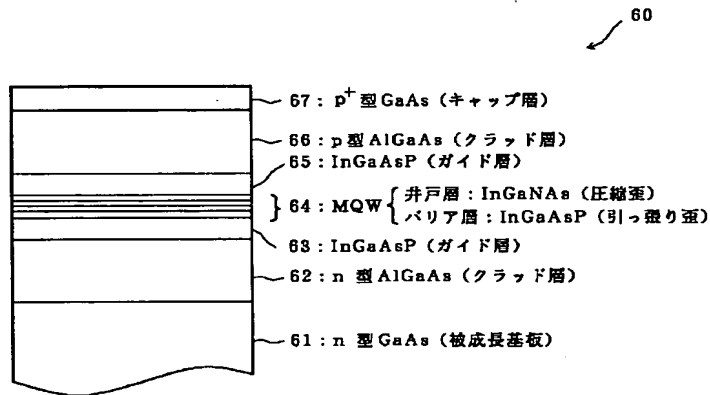
【図6】



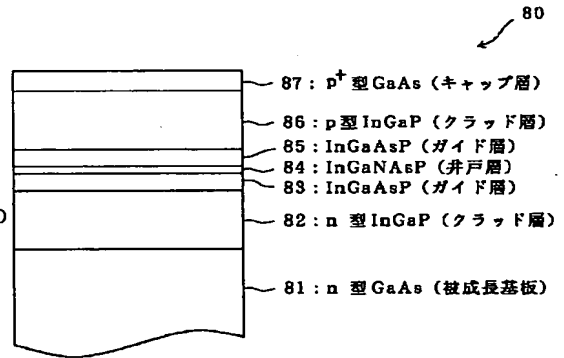
【図7】



【図8】



【図10】



【図9】

